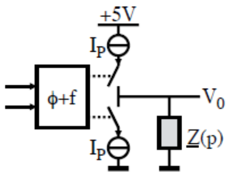
Synthétiseur de fréquence à PLL pour la bande CB (‘citizen’s band’) à 27MHz

Cahier des charges

Fréquence centrale des canaux:	26.965 MHz à 27.925 MHz
Bande passante d'un canal:	10 kHz
Modulation:	NFM, AM, SSB

Circuit intégré synthétiseur à PLL avec:	
Oscillateur à quartz	4.096 MHz
Diviseur de référence par M	$M = 2^i$ i programmable de 1 à 14
Diviseurs programmables de boucle	
diviseur principal par N	binaire 13 bits
diviseur secondaire par A	binaire 5 bits
Pré-diviseur à double modulo P / P+1	8 / 9
Comparateur de phase-fréquence	-2π à $+2\pi$
Courant de sortie I_P de la pompe de charge	1 mA



Voltage Controlled Oscillator (VCO)	KVCO ≈ 12*10^6 [rad/sV] (autour de 27.5MHz) caractéristiques dans l’annexe

Partie1:

- Déterminer la relation entre f_{OSC} et f_{REF} que l'on peut réaliser avec le circuit donné.
- Déterminer la résolution de fréquence nécessaire.
- Proposer une solution avec M = cst, N et A variables. Calculer les valeurs extrêmes pour couvrir la plage demandée.

Partie 2:

Dimensionner le filtre d'ordre 1 pour obtenir un amortissement voisin de 1 et un temps d'établissement $t_s = 30$ ms lors d'un changement de fréquence.

Augmenter l'ordre du filtre à 2 sans modifier la largeur de bande, ni la marge de phase de la boucle.

CORRECTIONS

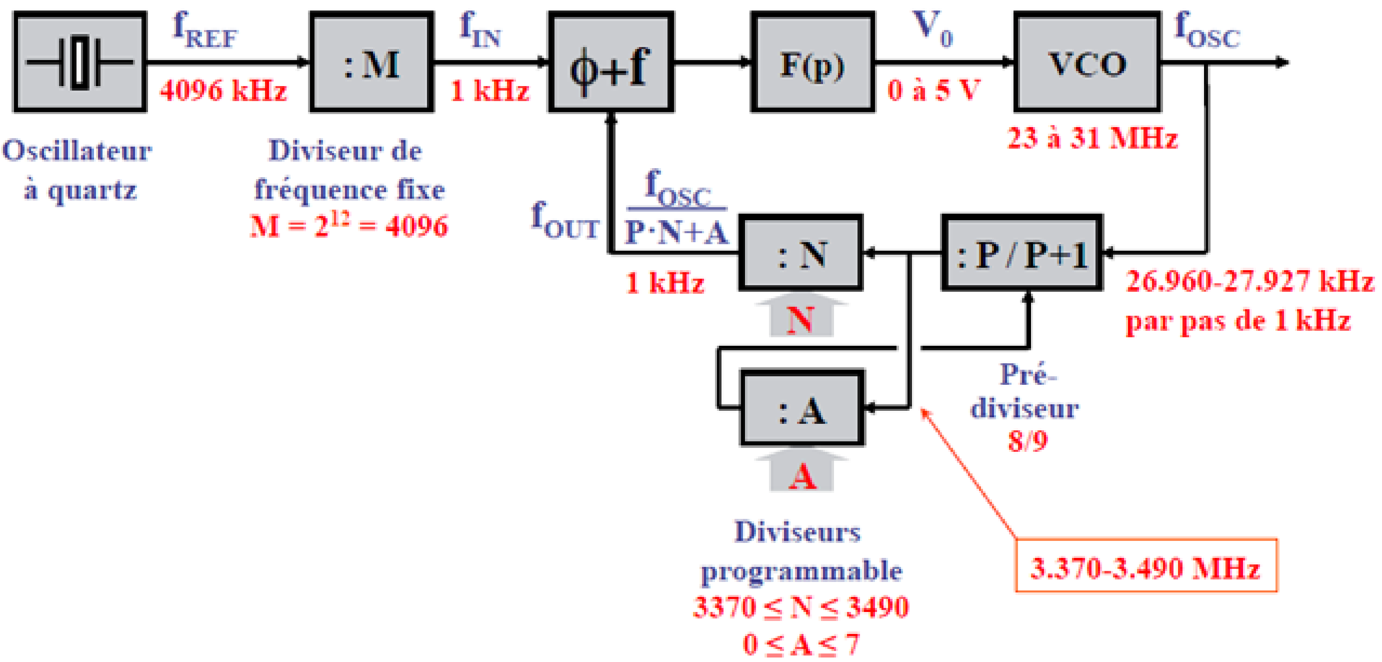
Partie 1 :

Avec le circuit proposé, on peut faire: $f_{OSC} = f_{IN} \cdot (P \cdot N + A) = \frac{f_{REF}}{M} \cdot (P \cdot N + A) = \frac{f_{REF}}{2^i} \cdot (P \cdot N + A)$

Pour minimiser le bruit de phase, on a avantage à avoir un facteur total de division (P·N+A) aussi petit que possible, donc f_{IN} aussi grande que possible.
Les temps d'établissement et de capture sont inversement proportionnels à f_{IN}, autre raison de rechercher une valeur de celle-ci aussi grande que possible.

Pour générer la fréquence centrale de chaque canal, on doit synthétiser f_{OSC} = 26'965, 26'975, 26'985, …27'895, 27'905, 27'915, 27'925 kHz. Ces valeurs sont des multiples entiers impairs successifs de 5 kHz.
Comme le facteur (P·N+A) est un entier programmable par pas unitaire, la valeur maximale possible de f_{IN} est 5 kHz.
Avec un diviseur par M en puissance de 2, il faudrait un oscillateur à quartz à $f_{REF} = 5000 \cdot 2^i$, par exemple 5.12 MHz.
Toutefois, avec l'oscillateur à quartz à 4.096 MHz imposé, qui est un composant commercial standard, et le diviseur par M en puissance de 2, il n 'est pas possible faire $f_{IN} = 5$ kHz. On cherche alors le plus grand sous-multiple entier de 5 kHz que l'on puisse obtenir, soit 1 kHz.

$$f_{OSC} = \frac{f_{REF}}{M} \cdot (P \cdot N + A) = \frac{f_{REF}}{2^i} \cdot (P \cdot N + A) = \frac{4096 \cdot 10^3}{2^{12}} \cdot (8 \cdot N + A) = 1000 \cdot (8 \cdot N + A)$$



$$f_{OSC} = 1000 \cdot (8 \cdot N + A)$$

$$N = \text{entier}\left(\frac{f_{OSC}}{8000}\right)$$

$$A = \frac{f_{OSC}}{1000} - 8 \cdot N$$

Relation de base

Avec le pré-diviseur 8/9, on a :

$$f_{\mathrm{OSC}} = f_{IN}\,(8N + A) = f_{IN}\,D$$

avec

$$D = 8N + A$$

Ici $f_{IN} = 1\,\mathrm{kHz}$. Donc, pour une fréquence donnée :

$$D = \frac{f_{\mathrm{OSC}}}{f_{IN}} = \frac{f_{\mathrm{OSC}}}{1\ \mathrm{kHz}}$$

et, pour un D donné :

$$N = \left\lfloor \frac{D}{8} \right\rfloor, \qquad A = D - 8N$$

1. Plage du rapport total D

Les fréquences centrales des canaux sont :

$$26{,}965\ \mathrm{MHz} \le f_{\mathrm{OSC}} \le 27{,}925\ \mathrm{MHz}$$

Comme $f_{IN} = 1\ \mathrm{kHz}$, le rapport total vaut :

$$D = \frac{f_{\mathrm{OSC}}}{1\ \mathrm{kHz}}$$

Donc :

$$D_{\min} = \left\lceil \frac{26{,}965\ \mathrm{MHz}}{1\ \mathrm{kHz}} \right\rceil = 26965 \qquad D_{\max} = \left\lfloor \frac{27{,}925\ \mathrm{MHz}}{1\ \mathrm{kHz}} \right\rfloor = 27925$$

2. Plage de N

Pour un rapport total D, on pose :

$$N = \left\lfloor \frac{D}{8} \right\rfloor$$

D'où, aux extrémités :

$$N_{\min} = \left\lfloor \frac{26965}{8} \right\rfloor = 3370 \qquad N_{\max} = \left\lfloor \frac{27925}{8} \right\rfloor = 3490$$

(c'est exactement même logique que dans l'exemple du cours en remplaçant *R* par *D*)

3. Plage de A

Pour chaque valeur de D :

$$A = D - 8N$$

Mais, du point de vue matériel, A est un compteur modulo 8 (pré-diviseur 8/9, compteur sur 3 bits), donc :

$$0 \leq A \leq 7$$

On remarque qu'avec la contrainte $A \leq P-1$ on ne peut pas couvrir toute la bande passante de la fréquence centrale maximale (fc=27'925 +5 KHz), mais cela n'est pas problématique, car il manque seulement 3kHz. De plus, la fréquence centrale peut de toute manière être synthétisée.

A voir dans l'Annex l'explication sur la condition concernant les plages du compteur 'A' :
$0 \leq A \leq P-1$ (comme dans l'exercice) ou $1 \leq A \leq P$ (comme dans l'exemple du cours)

Partie 2

Avec un comparateur de phase-fréquence et une sortie de type "charge-pump" le filtre sera intégrateur.

Filtre de degré 1 intégrateur avec un zéro

La PLL sera de degré 2 avec:

$$\omega_n = \sqrt{\frac{K_O \cdot K_D}{\tau_1}} = \sqrt{\frac{K_O \cdot K_D}{R_1 \cdot C}} \qquad \text{et} \qquad \frac{1}{Q} = 2\xi = \omega_n \cdot \tau_2 = \omega_n \cdot R_2 \cdot C$$

Pour amortissemen, on impose: $\xi = 1 \quad \Longleftrightarrow \quad Q = 0.5$

Avec un tel amortissement, la réponse à un saut de fréquence est stabilisée après un temps d'établissement: $t_s \approx 5/\omega_n$

$$\omega_n = \frac{5}{t_s} = \frac{5}{0.03} = 167\,[\text{rad/s}]$$

Le facteur de division moyen est de:

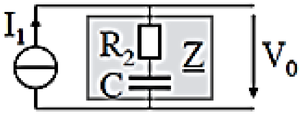
$$D_{moyen} = \frac{26'965 + 27'925}{2} = 27'445$$

Le VCO a un "gain" autour de 27.5 MHz de:

$$K_{VCO} \approx 12 \cdot 10^6 \,[\mathrm{rad/sV}] \qquad \Rightarrow \qquad K_O = \frac{K_{VCO}}{D_{moy}} \approx \frac{12 \cdot 10^6}{27445} \approx 437 \,[\mathrm{rad/sV}]$$

Le comparateur de phase a une sortie en courant avec un rapport:

$$\frac{I_{1\,moy}}{\phi_E} = \frac{I_P}{2\pi} = \frac{10^{-3}}{2\pi} \approx 160 \cdot 10^{-6} \,[\mathrm{A/rad}]$$



$$\frac{V_0(p)}{\phi_E(p)} = \frac{I_1(p)}{\phi_E(p)} \cdot \underline{Z}(p) = \frac{I_P}{2\pi} \cdot \left(R_2 + \frac{1}{pC}\right) = \frac{I_P}{2\pi} \cdot \frac{1 + pCR_2}{pC}$$

Le filtre ne contient pas de résistance R_1, mais par analogie avec la même relation pour un filtre intégrateur classique :

$$\frac{V_0(p)}{\phi_E(p)} = K_D \cdot \frac{1 + pCR_2}{pCR_1}$$

… on peut considérer un paramètre :

$$\left(\frac{K_D}{R_1}\right) = \frac{I_P}{2\pi} = \frac{10^{-3}}{2\pi} \approx 160 \cdot 10^{-6} \,[\mathrm{A/rad}]$$

$$C = \frac{K_O}{\omega_n^2} \cdot \left(\frac{K_D}{R_1}\right) = \frac{K_O}{\omega_n^2} \cdot \frac{I_P}{2\pi} \approx \frac{437 \cdot 160 \cdot 10^{-6}}{167^2} \approx 2.5 \cdot 10^{-6} \,[\mathrm{F}] = 2.5\,\mu\mathrm{F}$$

… ou introduire une R_1 fictive et le K_D classique du comparateur de phase–fréquence logique :

$$R_1 = \frac{V_{DD}/2}{I} = 2500 \,[\Omega] \qquad \text{et} \qquad K_D = \frac{V_{DD}}{4\pi} = \frac{5}{4\pi} \approx 0.4 \,[\mathrm{V/rad}]$$

$$\tau_1 = \frac{K_O \cdot K_D}{\omega_n^2} \approx \frac{437 \cdot 0.4}{167^2} \approx 6.3 \cdot 10^{-3} \,[\mathrm{s}] \quad \Rightarrow \quad C = \frac{\tau_1}{R_1} \approx \frac{6.3 \cdot 10^{-3}}{2500} \approx 2.5 \cdot 10^{-6} \,[\mathrm{F}] = 2.5 \,[\mu\mathrm{F}]$$

$$\tau_2 = \frac{1}{\omega_n \cdot Q} \approx \frac{1}{167 \cdot 0.5} \approx 12 \cdot 10^{-3} \,[\mathrm{s}] \quad \Rightarrow \quad R_2 = \frac{\tau_2}{C} \approx \frac{12 \cdot 10^{-3}}{2.5 \cdot 10^{-6}} \approx 4800 \,[\Omega]$$

Résultat: la tension $v_O(t)$ sera constituée d'une composante continue comprise entre environ 1.4 V et 2 V, suivant la fréquence synthétisée, plus des impulsions positives ou négatives d'amplitude $I_P \cdot R_2 = 4.8\ V_{crête}$. De telles impulsions vont saturer la sortie de la pompe de charge, puisque le circuit est alimenté avec $V_{DD} = 5$ V, ce qui modifie le comportement dynamique de la boucle. De plus ces impulsions provoquent une modulation parasite indésirable de la fréquence f_{OSC}.

D'où l'intérêt d'ajouter un second pôle au filtre !

Filtre d’ordre 2 (intégrateur, un zéro + un pôle supplémentaire)

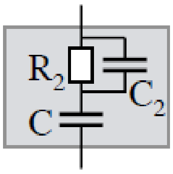
Le détecteur de phase produit des impulsions de largeur variable (proportionnelle à l’écart de phase $\phi e = \phi_{IN} - \phi_{OUT}$) qui activent les interrupteurs pour charger ou décharger le condensateur C (suivant que $\varphi e>0$ or $\varphi e<0$). La tension de commande Vo (sortie du filtre qui contrôle le VCO) oscillera avant de se stabiliser à sa valeur en régime permanent. Cela se produit parce qu'on ne peut pas changer instantanément la tension à travers un condensateur, donc la chute de tension initiale se produit à travers R2, ce qui charge ensuite la tension sur C de manière exponentielle. Cette variation brusque de la tension de commande module en fréquence le VCO à la fréquence d'entrée f_{IN}, créant ainsi des pics dans le spectre de la fosc (qu’on appelle aussi ‘spurs’, voir slide du cours sur la synthèse de fréquence). Ainsi, il faut corriger cela en ajoutant un second condensateur, C2, dont la fonction est de filtrer les composants bruit haute fréquence du réseau série R2C. L'amplitude des pics sera ainsi réduite et la tension Vo sera d’avantagé lissée avant de contrôler le VCO.

Cependant, C2 ajoute un troisième pôle de fréquence finie qui réduira la stabilité de la PLL. Avec ce filtre d’ordre 2 (donc une PLL d’ordre 3), les outils pratiques que nous avons utilisés pour étudier le comportement dynamique de la PLL du second ordre ne sont plus précis. Une solution pratique consiste à vérifie la stabilité de la PLL en utilisant les diagrammes de Bode et la marge de phase.

PLL est un circuit avec une boucle de réaction négative. La définition et le calcul de la marge de phase sont similaires à ceux décrits pour l’étude de la stabilité de l’amplificateur opérationnel avec réaction négative (voir polycopie, chapitre "Réaction négative).

Pour calculer la marge de phase if faut déterminer ω_T. La technique consiste à considérer premièrement la fonction de transfert avec le pole en origine (intégrateur) et le zéro, et après choisir l’emplacement du 2$^{\text{ème}}$ pole (ω_3) en fonction de la marge de phase souhaitée.

Filtre de degré 2, intégrateur avec un zéro et un pôle non-nul, variante a

$\underline{Z}$ 

$$\underline{Z}(p)=\frac{1}{pC}+\frac{1}{\frac{1}{R_2}+pC_2}=\frac{1}{pC}+\frac{R_2}{1+pC_2R_2}=\frac{1+pR_2(C+C_2)}{pC\cdot(1+pC_2R_2)}$$

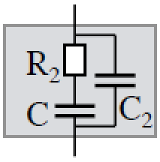
La fonction de transfert de la boucle PLL ouverte est :

$$\left.\frac{\phi_O(p)}{\phi_I(p)}\right|_{open}=\frac{I_P}{2\pi}\cdot\underline{Z}(p)\cdot K_O\cdot\frac{1}{p}=\frac{I_P\cdot K_O}{2\pi}\cdot\frac{1+p(C+C_2)R_2}{p^2C\cdot(1+pC_2R_2)}=\frac{I_P\cdot K_O}{2\pi}\cdot\frac{1+p\tau_2}{p^2C\cdot(1+p\tau_3)}$$

Pour avoir une marge de phase suffisante, il faut $\tau_3 << \tau_2$ donc $C_2 << C$:

$$\underline{H}_{open}\approx\frac{I_P\cdot K_O}{2\pi}\cdot\frac{1+pCR_2}{p^2C\cdot(1+pC_2R_2)}=\frac{1}{\frac{p^2}{\omega_n^2}}\cdot\frac{1+\frac{p}{\omega_2}}{1+\frac{p}{\omega_3}}\qquad\text{avec}\quad\omega_3=\frac{1}{\tau_3}=\frac{1}{R_2\cdot C_2}$$

Filtre de degré 2, intégrateur avec un zéro et un pôle non-nul, variante b

$\underline{Z}$ 

$$\underline{Z}(p)=\frac{1}{\frac{1}{R_2+\frac{1}{pC}}+pC_2}=\frac{1}{\frac{pC}{1+pCR_2}+pC_2}=\frac{1+pCR_2}{p(C+C_2)\cdot(1+p\frac{C\cdot C_2}{C+C_2}R_2)}$$

La fonction de transfert de la boucle PLL ouverte est :

$$\left.\frac{\phi_O(p)}{\phi_I(p)}\right|_{open}=\frac{I_P}{2\pi}\cdot\underline{Z}(p)\cdot K_O\cdot\frac{1}{p}=\frac{I_P\cdot K_O}{2\pi}\cdot\frac{1+pCR_2}{p^2(C+C_2)\cdot(1+p\frac{C\cdot C_2}{C+C_2}R_2)}=\frac{I_P\cdot K_O}{2\pi}\cdot\frac{1+p\tau_2}{p^2C_{tot}\cdot(1+p\tau_3)}$$

Pour avoir une marge de phase suffisante, il faut $\tau_3 << \tau_2$ donc $C_2 << C$:

$$\underline{H}_{open}\approx\frac{I_P\cdot K_O}{2\pi}\cdot\frac{1+pCR_2}{p^2C\cdot(1+pC_2R_2)}=\frac{1}{\frac{p^2}{\omega_n^2}}\cdot\frac{1+\frac{p}{\omega_2}}{1+\frac{p}{\omega_3}}\qquad\text{avec}\quad\omega_3=\frac{1}{\tau_3}=\frac{1}{R_2\cdot C_2}$$

Dimensionner le filtre de degré 2 (condensateur C2)

On détermine la fréquence de coupure ω_T (0 dB) de la PLL:

Fonction de transfert en boucle ouverte :

$$H_{\text{open}}(p) = \frac{1}{\frac{p^2}{\omega_1^2}} \frac{1 + \frac{p}{\omega_2}}{1 + \frac{p}{\omega_3}}$$

On remplace p par $j\omega_T$ et on impose le module égal à 1 au point de coupure :

$$p \to j\omega_T \quad \Rightarrow \quad |H_{\text{open}}(j\omega_T)| = 1$$

En négligeant le terme en ω_3 (pôle encore non actif), il reste :

$$\frac{\omega_1^2}{\omega_T^2} \sqrt{1 + \frac{\omega_T^2}{\omega_2^2}} = 1$$

Comme $\frac{\omega_T^2}{\omega_2^2} \gg 1$, on peut écrire :

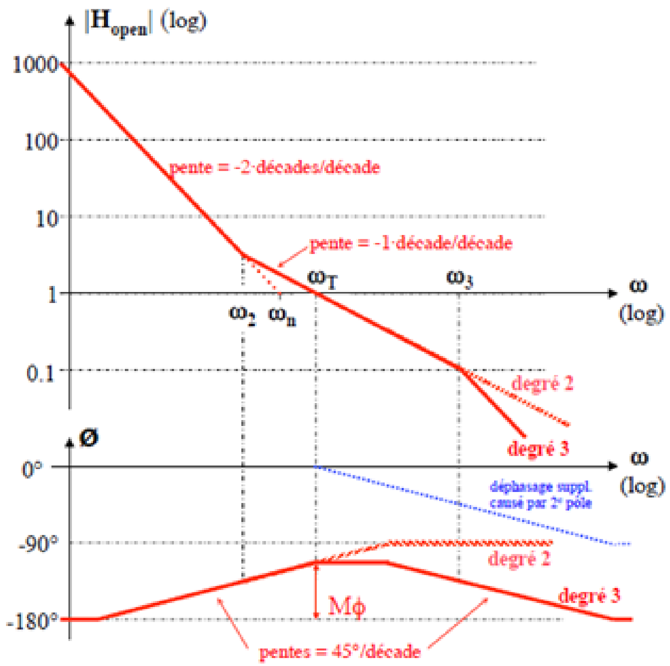
$$\sqrt{1 + \frac{\omega_T^2}{\omega_2^2}} \simeq \frac{\omega_T}{\omega_2} \quad \text{car} \quad \frac{\omega_T^2}{\omega_2^2} \gg 1$$

D'où :

$$\frac{\omega_1^2}{\omega_T^2} \cdot \frac{\omega_T}{\omega_2} = 1 \quad \Rightarrow \quad \omega_T = \frac{\omega_1^2}{\omega_2}$$

On veut garder $\omega_n = 167$ [rad/s] et $\omega_2 = 1/\tau_2 = 83$ [rad/s]

$$\Rightarrow \quad \omega_T = \frac{\omega_n^2}{\omega_2} = 336\,[\text{rad/s}] \qquad M\phi = 45° + 45° \log\frac{\omega_T}{\omega_2} = 72°$$



Pour ne pas réduire $M\phi$, il faut :
$\omega_3 = 10 \cdot \omega_T = 3360$ [rad/s]
=> $C_2 = 62$ [nF]

Le filtrage des impulsions de courant est moyen :

$$\frac{\Delta V_0}{\Delta t} \cong \frac{I_P}{C_2} = 0.016\,[\text{V}/\mu\text{s}]$$

Une erreur de phase transitoire de 23° provoquera $\Delta V_0 \approx 1$ V

Déduire $\dfrac{\Delta V_0}{\Delta t} \simeq \dfrac{I_P}{C_2}$ **en considérant ce qui se passe pendant une impulsion de la pompe de charge (charge pump)**

- La pompe de charge fournit un courant constant $+I_P$ ou $-I_P$ pendant un temps court Δt (durée proportionnelle à l'erreur de phase).
- Pendant **cette impulsion**, on néglige l'effet de R_2 et du gros condensateur C parce que :
  - Δt est très petit,
  - C est beaucoup plus grand que C_2 (on a choisi $C_2 \ll C$), donc sa tension ne bouge quasiment pas sur une si courte durée,
  - R_2 voit surtout du continu / basse fréquence ; pour une impulsion très brève on peut approximer que *presque tout* le courant va dans C_2.

Du point de vue de l'impulsion, **le nœud V_0 voit donc surtout le condensateur C_2**.

On peut écrire sur cette courte durée :

$$I_P \approx C_2 \frac{dV_0}{dt} \quad \Rightarrow \quad \frac{dV_0}{dt} \approx \frac{I_P}{C_2}$$

En notation « finie » : $\boxed{\dfrac{\Delta V_0}{\Delta t} \approx \dfrac{I_P}{C_2}}$

Pourquoi « Une erreur de phase transitoire de 23° provoquera $\Delta V_0 \approx 1$ V »

Pour une erreur φ_E (en rad ou en degrés) :

- Période de référence : $T_{ref} = 1/f_{IN} = 1\ \text{ms} = 1000\ \mu\text{s}$
- La pompe de charge conduit pendant une fraction $\varphi_E/(2\pi)$ de cette période.

Donc :

$$\Delta t = T_{ref}\,\frac{\varphi_E}{2\pi} \quad \Rightarrow \quad \Delta V_0 \approx \frac{I_P}{C_2}\,\Delta t = \frac{I_P}{C_2}\,T_{ref}\,\frac{\varphi_E}{2\pi}$$

On veut voir **quelle erreur de phase donne une variation de 1 V** :

$$1\ \text{V} \approx 0.016\ \frac{\text{V}}{\mu\text{s}} \times 1000\ \mu\text{s} \times \frac{\varphi_E}{360^\circ}$$

(car $\varphi_E/(2\pi) = \varphi_E/360^\circ$ si φ_E est en degrés).

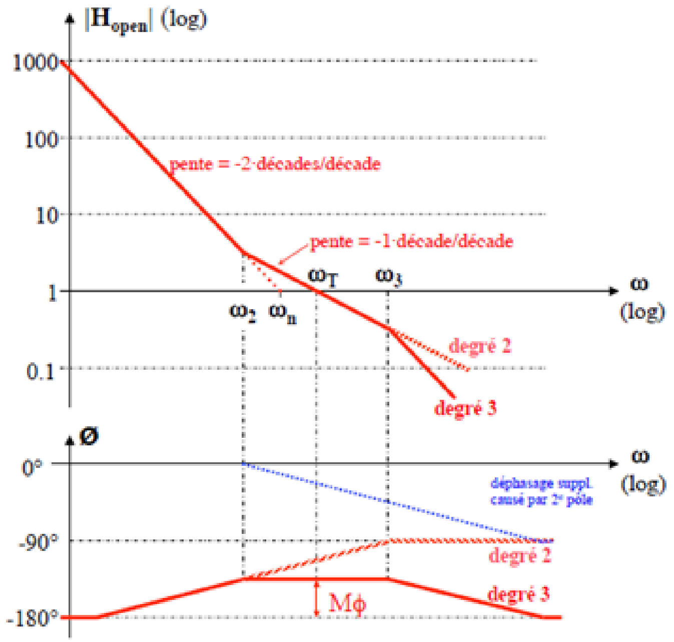
Donc : $$1 \approx 16 \times \frac{\varphi_E}{360^\circ} \quad \Rightarrow \quad \frac{\varphi_E}{360^\circ} \approx \frac{1}{16} \quad \Rightarrow \quad \varphi_E \approx \frac{360^\circ}{16} \approx 22.5^\circ \simeq 23^\circ$$

Physiquement : **à cause du filtrage seulement moyen**, une erreur de phase assez modeste (~23°) suffit déjà à faire bouger la tension de commande du VCO d'environ 1 V pendant un seul cycle de référence → c'est beaucoup.

Choix pratique: meilleure atténuation des impulsions, marge de phase ≈45°.
Même raisonnement :

On veut garder $\omega_n = 167$ [rad/s] et $\omega_2 = 1/\tau_2 = 83$ [rad/s]

$$\Rightarrow \quad \omega_T = \frac{\omega_n^2}{\omega_2} = 336\,[\text{rad/s}]$$



En acceptant de réduire $M\phi$ à 45°, ce qui est encore correct pour une PLL, il faut :
$\omega_3 = 10\cdot\omega_2 = 830$ [rad/s]
=> $C_2 = 250$ [nF]

Le filtrage des impulsions de courant est meilleur :

$$\frac{\Delta V_0}{\Delta t} \cong \frac{I_P}{C_2} = 0.004\,[\text{V}/\mu\text{s}]$$

Une erreur de phase transitoire de 90° provoquera $\Delta V_0 \approx 1$ V

On peut décider d'accepter une marge de phase plus faible mais encore raisonnable pour une PLL, par exemple **45°**.
Dans ce cas, on peut descendre la fréquence du troisième pôle jusqu'à environ :

$$\omega_3 \approx 10 \cdot \omega_2 \approx 830 \text{ rad/s}$$

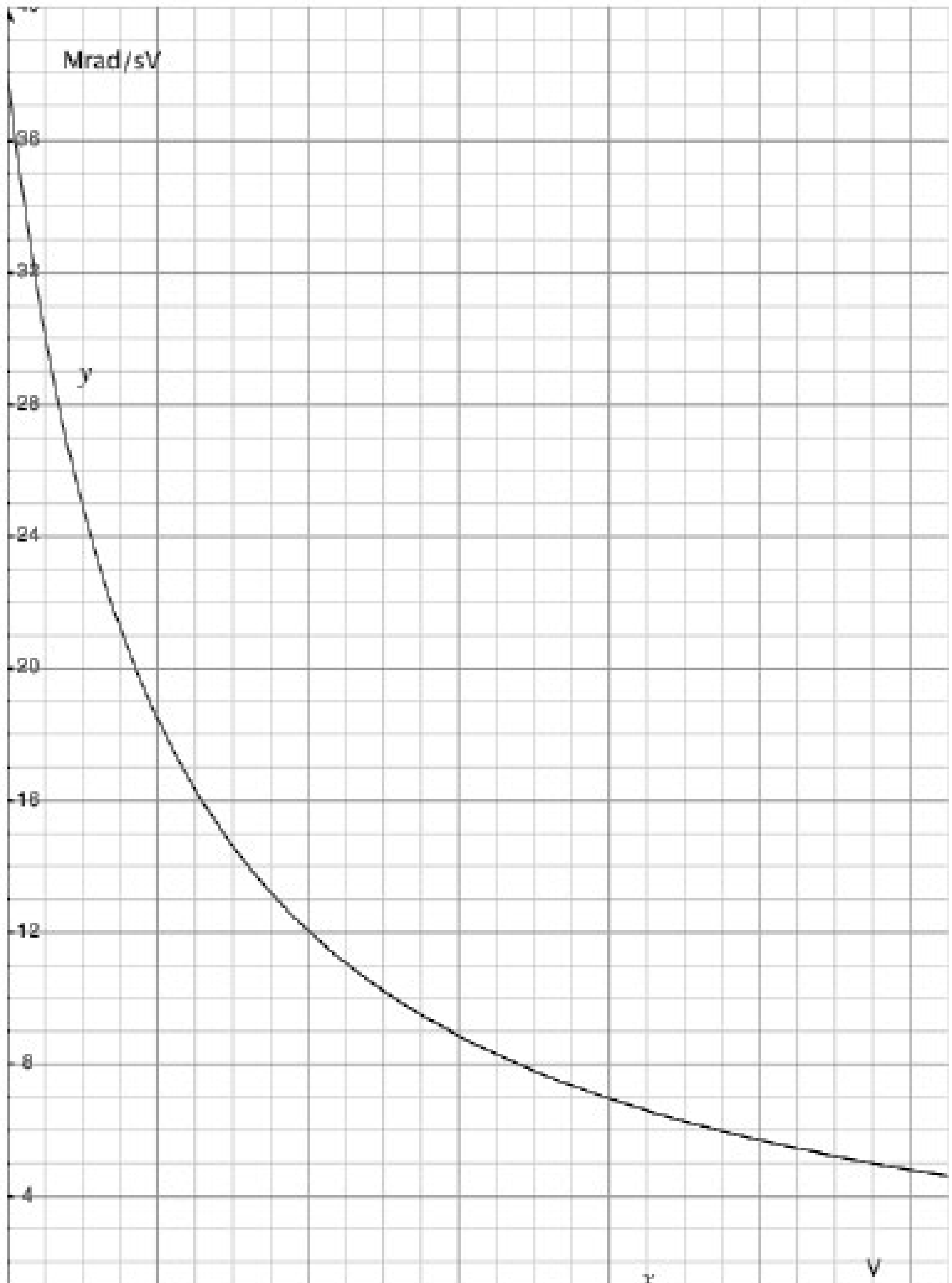
Ce qui donne

$$C_2 = \frac{1}{\omega_3 R_2} \approx \frac{1}{830 \times 4.8 \cdot 10^3} \approx 250 \text{ nF}$$

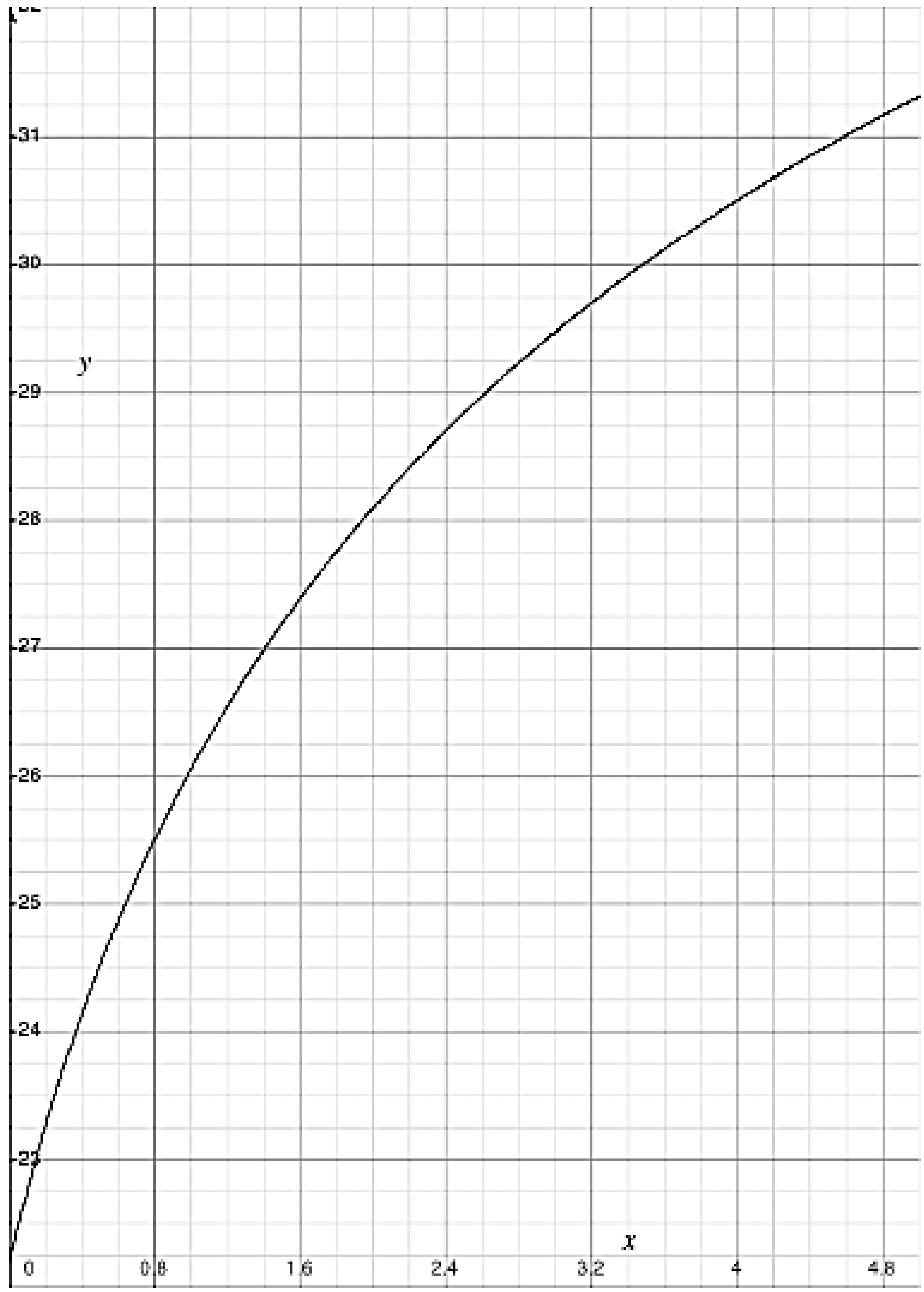
Le filtrage des impulsions devient alors beaucoup meilleur :

$$\frac{\Delta V_0}{\Delta t} \approx \frac{I_P}{C_2} = \frac{1 \text{ mA}}{250 \text{ nF}} \approx 0.004 \text{ V}/\mu\text{s}$$

Au prix d'une marge de phase d'environ 45°, ce qui reste acceptable dans beaucoup d'applications.



"Gain" du VCO K_{VCO} en Mrad/sV en fonction de la tension de commande V_0 en Volts

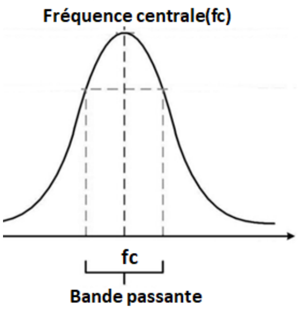


Fréquence f_{osc} générée par le VCO en MHz en fonction de la tension de commande V_o en Volts

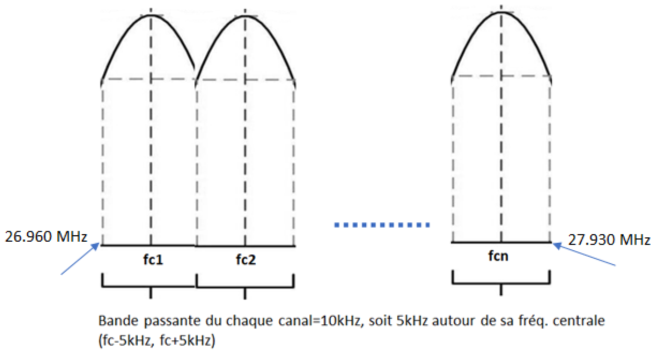
Annex

(I) Notions sur les systèmes télécom.

- *Bande radio CB* (bande citoyenne, citizens' band) est utilisée pour tous types de communications radio privées et non commerciales dans la bande des 27 MHz.
- *Fréquence centrale des canaux et bande passante d'un canal*



Fréq. centrale et bande passante d'un seul canal



Les fréq. centrales à synthétiser: 26.965 MHz à 27.925 MHz
Il est important de considérer que chaque canal possède une bande passante autour de sa fréquence centrale, et cette bande passante doit être incluse dans la plage de fréquences à la sortie du VCO

(II) Dimensionnement des compteurs N et A (càd choisir les valeurs max et min de manière à couvrir la plage demandée

1) Remarques sur la condition concernant les plages du compteur '**A**' : **0 ≤ A ≤ P-1 ou 1 ≤ A ≤ P ?**

Dans un synthétiseur à PLL avec pré-diviseur $P/(P+1)$, le facteur de division total vaut

$$D = P \cdot N + A$$

où A compte le nombre de cycles pendant lesquels le pré-diviseur travaille en $P+1$.

Le compteur associé au pré-diviseur a **P états**, donc *mathématiquement* on a toujours :

$$\boxed{0 \leq A \leq P-1}$$

C'est la condition plus générale utilisé aussi dans l'exercice CB.

Dans l'exemple du cours, **étant donné que certaines datasheets des circuits intégrée l'impose**, nous avons adopte la convention **1 ≤ A ≤ P, donc de ne pas utiliser A=0,** qui correspondrait à :

- « le pré-diviseur reste toujours en P » (pas de phase en $P+1$).

Comme on peut toujours ré-écrire

$$P \cdot N = P\,(N-1) + P$$

un cas $(N, A=0)$ en notation $0 \ldots P-1$ est équivalent à $(N-1, A=P)$ en notation $1 \ldots P$.

On ne perd donc **aucune possibilité de fréquence**, c'est juste un choix de codage.

Ces deux exemples vous permettent d'avoir connaissance de ces deux possibilités (en pratique vérifier dans la datasheet si le compteur compte à partir de 0 ou de 1)

2) Comment les trois compteurs P, N, A permettent d'obtenir 'la séquence' des divisions pour générer la gamme complète de fréquences synthétisées ?

Pour avoir une plage de valeurs de division totales en séquence, le compteur A est programmé de zéro à P-1 pour une valeur particulière N dans le compteur N. N est ensuite incrémenté de 1 et le compteur A est séquencé de zéro à P-1 à nouveau.

Certaines contraintes s'appliquent :

- **N > A**
- **0 ≤ A ≤ P-1**
  Si cette condition n'est pas vérifiée, par exemple si 0 ≤ A ≤ 5 et P=8 il y a le risque de ne pas pouvoir couvrir toute la gamme des valeurs pour la fréquence synthétisée f_{OSC}.
- La valeur maximale de **A** et surtout celle de **N** qui est plus grande doivent pouvoir être contenus dans les compteurs (s'assurer que les compteurs ont le nombre de bits nécessaires)
- On doit vérifier que fosc/P est inférieure à la fréq maximale admise à l'entrée des compteurs A et N. Il convient de noter que les compteurs programmables nécessitent un temps de recharge à chaque 'carry out', ce qui impose des limitations sur leur vitesse (fréquence de l'horloge d'entrée)

(III) Réponse en tension à un saut de fréquence pour filtre intégrateur de degré 1, Q=0.5 (voir polycopie, graph page 20, chapitre PLL-comportement dynamique)